

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-207381

(P2000-207381A)

(43)公開日 平成12年7月28日(2000.7.28)

(51)Int.Cl. ⁷	識別記号	F I	テマコード* (参考)	
G 0 6 F 15/78	5 1 0	G 0 6 F 15/78	5 1 0 P	5 B 0 5 4
1/24		1/00	3 5 0 B	5 B 0 6 2
1/06		1/04	3 1 0 A	5 B 0 7 9

審査請求 未請求 請求項の数4 O L (全 7 頁)

(21)出願番号 特願平11-12353

(22)出願日 平成11年1月20日(1999.1.20)

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(71)出願人 391024515

三菱電機システムエル・エス・アイ・デザイン株式会社

兵庫県伊丹市中央3丁目1番17号

(72)発明者 久保 憲司

兵庫県伊丹市中央3丁目1番17号 三菱電機システムエル・エス・アイ・デザイン株式会社内

(74)代理人 100066474

弁理士 田澤 博昭 (外1名)

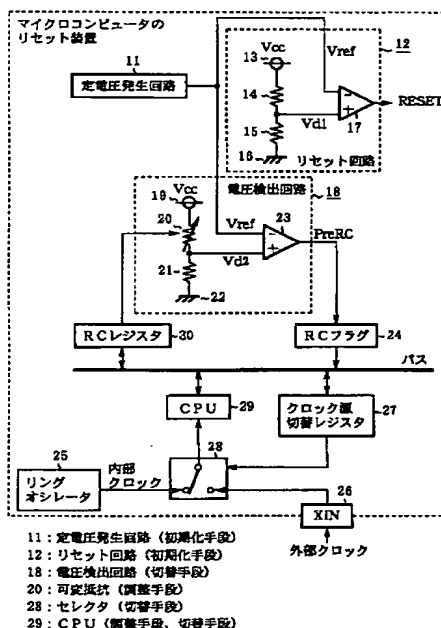
最終頁に続く

(54)【発明の名称】 マイクロコンピュータのリセット装置

(57)【要約】

【課題】 電源の立ち上がりが遅いと、マイクロコンピュータがリセットされずに動作を開始してしまう場合があり、その場合には、マイクロコンピュータの正常な動作が期待できなくなる課題があった。

【解決手段】 CPU 29 に対するリセットが解除された後、CPU 29 により調整された分圧出力 V_{d2} と基準電圧 V_{ref} を比較し、その分圧出力 V_{d2} が基準電圧 V_{ref} を上回ると、クロック源を内部クロックから外部クロックに切り替える。



【特許請求の範囲】

【請求項1】 電源電圧に比例する第1の分圧電圧が基準電圧より低い場合、マイクロコンピュータをリセットする一方、その第1の分圧電圧が基準電圧より高い場合、そのマイクロコンピュータのリセットを解除する初期化手段と、その電源電圧に比例する第2の分圧電圧を上記マイクロコンピュータの動作周波数に応じて調整する調整手段と、上記調整手段により調整された第2の分圧電圧と当該基準電圧を比較し、その第2の分圧電圧が基準電圧を上回ると、上記マイクロコンピュータのクロック源を内部クロックから外部クロックに切り替える切替手段とを備えたマイクロコンピュータのリセット装置。

【請求項2】 切替手段がマイクロコンピュータのクロック源を内部クロックから外部クロックに切り替える、初期化手段のリセット動作を無効にして、調整手段により調整された第2の分圧電圧が基準電圧を下回るとき上記マイクロコンピュータをリセットするリセット手段を設けたことを特徴とする請求項1記載のマイクロコンピュータのリセット装置。

【請求項3】 リセット手段は、第2の分圧電圧が基準電圧を上回ると、マイクロコンピュータのリセットを解除することを特徴とする請求項2記載のマイクロコンピュータのリセット装置。

【請求項4】 電源電圧に比例する第1の分圧電圧が基準電圧より低い場合、マイクロコンピュータをリセットする一方、その第1の分圧電圧が基準電圧より高い場合、そのマイクロコンピュータのリセットを解除する初期化手段と、その電源電圧に比例する第2の分圧電圧を上記マイクロコンピュータの動作周波数に応じて調整する調整手段と、上記初期化手段がマイクロコンピュータのリセットを解除すると、上記調整手段により調整された第2の分圧電圧が当該基準電圧を上回るまでカウント処理を実行する計数手段と、上記計数手段のカウント値が設定値に到達するまでに要する時間を計測して、その時間からクロック切替時間を計算し、そのクロック切替時間になると上記マイクロコンピュータのクロック源を内部クロックから外部クロックに切り替える切替手段とを備えたマイクロコンピュータのリセット装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、電源投入時の電源電圧が動作下限電圧を越えるとマイクロコンピュータのリセットを解除するマイクロコンピュータのリセット装置に関するものである。

【0002】

【従来の技術】 図5は従来のマイクロコンピュータのリセット装置を示す構成図であり、図において、1は電源電圧Vccを出力する電源、2は一端が電源1に接続された抵抗、3は一端が抵抗2に接続され、他端がグラ

ド4に接続されたコンデンサ、4はグラウンドである。

【0003】 次に動作について説明する。まず、マイクロコンピュータのリセット解除は、マイクロコンピュータの動作周波数に応じて適切な電源電圧を設定する必要があるが、マイクロコンピュータの応用は多岐に渡っており、使用される動作周波数も様々である。一般に、マイクロコンピュータの動作下限電圧は、動作周波数が高い程高くなり、動作周波数が低い程低くなる。

【0004】 ここで、従来のマイクロコンピュータのリセット装置は、抵抗2とコンデンサ3により分圧される分圧出力Vdをリセット信号として出力するが、その分圧出力Vdは、電源立ち上げ時、図6に示すように上昇し、その分圧出力Vdが閾値Vset（閾値Vsetは、例えば電源電圧Vccの二分の一に設定される）より小さい期間に限り、その分圧出力Vdがリセット信号として扱われる。

【0005】 したがって、時刻T0から時刻T1の間は、分圧出力Vdが閾値Vsetより小さいため、マイクロコンピュータのリセットが実行されるが、時刻T1を経過すると、その分圧出力Vdが閾値Vsetを上回るため、マイクロコンピュータに対するリセットが解除され、マイクロコンピュータは正常な動作を開始する。

【0006】 ただし、電源電圧Vccの立ち上がりが遅い場合、図7に示すように、閾値Vsetの立ち上がりも遅くなるため、電源立ち上げ当初から分圧出力Vdが閾値Vsetを上回り（常に、 $Vd > Vset$ ）、マイクロコンピュータが正常にリセットされない場合がある。

【0007】 そこで、図8に示すように、電源電圧Vccの立ち上がりが遅い場合でも、マイクロコンピュータを正常にリセットすることができるリセット装置（比較回路7が、定電圧発生回路6が出力する基準電圧Vrefと分圧出力Vdを比較し、その分圧出力Vdが基準電圧Vrefより小さい期間中に限り、RESET信号を有意にしてマイクロコンピュータをリセットし、その分圧出力Vdが基準電圧Vrefを上回ると、RESET信号を無意にしてマイクロコンピュータのリセットを解除する）が存在する。

【0008】 しかし、かかるリセット装置は、図9に示すように、マイクロコンピュータの応用回路毎に、抵抗2、5の抵抗値を適宜変更して分圧出力Vdを調整しないと、電源電圧Vccが動作可能下限電圧を上回る前に、分圧出力Vdが基準電圧Vrefを上回って、マイクロコンピュータのリセットが解除され、マイクロコンピュータが正常に動作できない電源電圧Vccで動作を開始する場合が生じる。

【0009】

【発明が解決しようとする課題】 従来のマイクロコンピュータのリセット装置は以上のように構成されているので、電源の立ち上がりが遅いと、マイクロコンピュータ

がリセットされずに動作を開始してしまう場合があり、その場合には、マイクロコンピュータの正常な動作が期待できなくなる課題があった。なお、図8に示すように、比較回路7を設けたリセット装置の場合、電源の立ち上がりが遅い場合でも、マイクロコンピュータを確実にリセットしてから動作を開始させることができるが、マイクロコンピュータの応用回路毎に、抵抗2、5の抵抗値を変更するなどの設計変更が生じるため、リセット装置の製造コストが上昇するなどの課題があった。

【0010】この発明は上記のような課題を解決するためになされたもので、マイクロコンピュータの応用回路毎に設計変更することなく、マイクロコンピュータを確実にリセットしてから動作を開始させることができるマイクロコンピュータのリセット装置を得ることを目的とする。

【0011】

【課題を解決するための手段】この発明に係るマイクロコンピュータのリセット装置は、調整手段により調整された第2の分圧電圧と基準電圧を比較し、その第2の分圧電圧が基準電圧を上回ると、マイクロコンピュータのクロック源を内部クロックから外部クロックに切り替えるようにしたものである。

【0012】この発明に係るマイクロコンピュータのリセット装置は、切替手段がマイクロコンピュータのクロック源を内部クロックから外部クロックに切り替える、初期化手段のリセット動作を無効にして、調整手段により調整された第2の分圧電圧が基準電圧を下回るときマイクロコンピュータをリセットするようにしたものである。

【0013】この発明に係るマイクロコンピュータのリセット装置は、第2の分圧電圧が基準電圧を上回ると、マイクロコンピュータのリセットを解除するようにしたものである。

【0014】この発明に係るマイクロコンピュータのリセット装置は、計数手段のカウント値が設定値に到達するまでに要する時間を計測して、その時間からクロック切替時間を計算し、そのクロック切替時間になるとマイクロコンピュータのクロック源を内部クロックから外部クロックに切り替えるようにしたものである。

【0015】

【発明の実施の形態】以下、この発明の実施の一形態を説明する。

実施の形態1. 図1はこの発明の実施の形態1によるマイクロコンピュータのリセット装置を示す構成図であり、図において、11は基準電圧 V_{ref} を発生する定電圧発生回路（初期化手段）、12は電源電圧 V_{cc} に比例する分圧出力 V_{d1} （第1の分圧電圧）が基準電圧 V_{ref} より低い場合、RESET信号を有意にしてCPU29をリセットする一方、分圧出力 V_{d1} が基準電圧 V_{ref} より高い場合、RESET信号を無意にして

CPU29のリセットを解除するリセット回路（初期化手段）、13は電源電圧 V_{cc} を出力する電源、14は一端が電源13に接続された抵抗、15は一端が抵抗14に接続され、他端がグランド16に接続された抵抗、16はグランド、17は定電圧発生回路11が出力する基準電圧 V_{ref} と分圧出力 V_{d1} を比較し、その分圧出力 V_{d1} が基準電圧 V_{ref} より小さい期間に限り、RESET信号を有意にする比較器である。

【0016】18は定電圧発生回路11が出力する基準電圧 V_{ref} と電源電圧 V_{cc} に比例する分圧出力 V_{d2} （第2の分圧電圧）を比較し、その比較結果 $PreRC$ を出力する電圧検出回路（切替手段）、19は電源電圧 V_{cc} を出力する電源、20はRCレジスタ30の格納値に応じた抵抗値に調整される可変抵抗（調整手段）、21は可変抵抗20と直列に接続される抵抗、22はグランド、23は定電圧発生回路11が出力する基準電圧 V_{ref} と分圧出力 V_{d2} を比較し、その比較結果 $PreRC$ を出力する比較器、24は電圧検出回路18が出力する比較結果 $PreRC$ を格納するRCフラグである。

【0017】25は内部クロックを発振するリングオシレータ、26はマイクロコンピュータの応用回路が要求する動作周波数の外部クロックを入力するクロック入力端子、27はセレクト28のポジションを制御する選択情報を格納するクロック源切替レジスタ、28はクロック源切替レジスタ27の格納値にしたがって内部クロック又は外部クロックの何れか一方をCPU29に出力するセレクト（切替手段）、29はマイクロコンピュータの動作周波数に応じた分圧出力 V_{d2} を生成するため、RCレジスタ30の格納値を調整する一方、RCフラグ24により格納された比較結果 $PreRC$ が基準電圧 V_{ref} より分圧出力 V_{d2} が高い旨を示すと、クロック源を内部クロックから外部クロックに切り替えるためクロック源切替レジスタ27の格納値を変更するCPU（調整手段、切替手段）、30は可変抵抗20の抵抗値に対応するデータを格納するRCレジスタである。

【0018】次に動作について説明する。まず、電源立ち上げ時においては、セレクト28がリングオシレータ25の出力である内部クロックをCPU29に供給するので、電源電圧 V_{cc} が内部クロックで動作可能な下限電圧を超えてから、CPU29のリセットを解除する必要がある。

【0019】そこで、電源立ち上げ時においては、定電圧発生回路11が基準電圧 V_{ref} を出力すると、リセット回路12が、図2（a）に示すように、電源電圧 V_{cc} に比例する分圧出力 V_{d1} と基準電圧 V_{ref} を比較し、その分圧出力 V_{d1} が基準電圧 V_{ref} より低い期間中は、RESET信号を有意にしてCPU29をリセットするが、その分圧出力 V_{d1} が基準電圧 V_{ref} を上回ると（時刻T1の時点で上回る）、RESET信

号を無意にしてCPU29のリセットを解除する。

【0020】なお、電源立ち上げ時においては、常に、内部クロックをCPU29に供給するので、マイクロコンピュータの応用回路が変更されても、図8の従来例のように、リセット回路12を構成する抵抗14、15の抵抗値を変更する必要性は存在しない。

【0021】このようにして、CPU29のリセットが解除されると、CPU29は、クロック源を外部クロックに切り替えるため、RCレジスタ30の格納値を操作して、電圧検出回路18の可変抵抗20の抵抗値を調整する。即ち、電源電圧Vccが外部クロックで動作可能な下限電圧を確実に超えてから、外部クロックに切り替えることができるようにするため、可変抵抗20の抵抗値を調整して、基準電圧Vrefの比較対象である分圧出力Vd2を調整する（分圧出力Vd2の決定方法は特に限定しないが、通常、外部クロックの周波数や電源電圧Vccが決定されれば、相対的に決定される）。

【0022】そして、電圧検出回路18は、CPU29がRCレジスタ30の格納値を操作して可変抵抗20の抵抗値を調整すると、定電圧発生回路11が出力する基準電圧Vrefと分圧出力Vd2を比較し、その比較結果PreRCをRCフラグ24に格納する。

【0023】そして、CPU29は、RCフラグ24に格納されている比較結果PreRCを参照し、分圧出力Vd2が基準電圧Vrefより低い場合には、内部クロックの供給を継続するが、図2（b）に示すように、その分圧出力Vd2が基準電圧Vrefより高くなると（時刻T3の時点で高くなる）、電源電圧Vccは既に外部クロックで動作可能な下限電圧を超えているので（時刻T3より前の時刻T2の時点で動作可能下限電圧を超えている）、セクタ28のポジションを外部クロックを入力するポジションに変更する選択情報をクロック源切替レジスタ27に格納する。

【0024】これにより、CPU29のクロック源が内部クロックから外部クロックに切り替えられて、以降、CPU29は外部クロックの供給を受けて動作することになる。

【0025】以上で明らかなように、この実施の形態1によれば、CPU29に対するリセットが解除された後、CPU29により調整された分圧出力Vd2と基準電圧Vrefを比較し、その分圧出力Vd2が基準電圧Vrefを上回ると、クロック源を内部クロックから外部クロックに切り替えるように構成したので、マイクロコンピュータの応用回路毎に設計変更することなく、CPU29を確実にリセットしてから動作を開始させることができる効果を奏する。

【0026】実施の形態2。図3はこの発明の実施の形態2によるマイクロコンピュータのリセット装置を示す構成図であり、図において、図1と同一符号は同一又は相当部分を示すので説明を省略する。31はCPU29

と同様の機能を実現する他に、クロック源が内部クロックから外部クロックに切り替わると、セクタ33の入力先をリセット回路12から電圧検出回路18に切り替えるCPU（調整手段、切替手段、リセット手段）、32はセクタ33のポジションを制御する選択情報を格納する電圧検出有効レジスタ、33は電圧検出有効レジスタ32の格納値にしたがってリセット回路12が出力するRESET信号又は電圧検出回路18が出力する比較結果PreRCの何れか一方を出力するセクタ（リセット手段）である。

【0027】次に動作について説明する。上記実施の形態1では、電源立ち上げ時において、分圧出力Vd1が基準電圧Vrefより低い期間中、RESET信号を有意にしてCPUをリセットするものについて示したが、CPU31に対するリセットが解除されて、クロック源が内部クロックから外部クロックに切り替えられた後は、リセット回路12のリセット動作を無効にして、電圧検出回路18が出力する比較結果PreRCに応じてCPU31をリセットするようにしてもよい。

【0028】即ち、クロック源が内部クロックから外部クロックに切り替えられると、CPU31は外部クロックの供給を受けて動作しているので、電源電圧Vccが外部クロックで動作可能な下限電圧を超えている場合に限り、正常な動作が保証される。

【0029】したがって、電源電圧Vccが外部クロックで動作可能な下限電圧を下回っている可能性がある場合には、CPU31をリセットするため、CPU31が電圧検出有効レジスタ32の格納値を操作して、セクタ33の入力先をリセット回路12から電圧検出回路18に切り替える処理を実行する。

【0030】これにより、以後、セクタ33から電圧検出回路18の比較結果PreRCが出力されることになるが、その比較結果PreRCが、分圧出力Vd2が基準電圧Vrefより小さい旨を示す場合に限りリセット信号として扱われ、その場合にはCPU31のリセットが実行される。その後、その比較結果PreRCが、分圧出力Vd2が基準電圧Vrefより大きい旨を示すと、CPU31に対するリセットが解除され、正常な動作が開始される。

【0031】以上で明らかなように、この実施の形態2によれば、CPU31のクロック源を内部クロックから外部クロックに切り替えると、リセット回路12のリセット動作を無効にして、分圧出力Vd2が基準電圧Vrefを下回るときCPU31をリセットするように構成したので、外部クロックの供給を受けて動作していても、電源電圧Vcc低下時のCPU31の暴走を防止することができる効果を奏する。

【0032】実施の形態3。図4はこの発明の実施の形態3によるマイクロコンピュータのリセット装置を示す構成図であり、図において、図1と同一符号は同一又は

相当部分を示すので説明を省略する。34は電圧検出回路18の分圧出力Vd2がリセット回路12の分圧出力Vd1より小さい電圧値になるように抵抗値が決められた抵抗、35はリセット回路12がHレベルのRESET信号(CPU37に対するリセットを解除している状態)を出力し、かつ、電圧検出回路18の比較結果PreRCがLレベル(分圧出力Vd2が基準電圧Vrefより低い場合)の期間中に限り、タイマ36を起動する論理回路(計測手段)、36はカウント処理を実行するタイマ(計測手段)、37はタイマ36のカウント値が設定値に到達するまでに要する時間tを計測して、その時間tからクロック切替時間 αt を計算し、そのクロック切替時間 αt になるとクロック源切替レジスタ27の格納値を操作して、クロック源を内部クロックから外部クロックに切り替えるCPU(調整手段、切替手段)である。

【0033】次に動作について説明する。上記実施の形態1では、電圧検出回路18から分圧出力Vd2が基準電圧Vrefより上回った旨を示す比較結果PreRCが出力されると、クロック源を内部クロックから外部クロックに切り替えるものについて示したが、次のようにして、クロック源を切り替えてもよい。

【0034】即ち、リセット回路12がCPU37に対するリセットを解除した後、分圧出力Vd2が基準電圧Vrefより低い期間中に限りタイマ36を起動して、タイマ36のカウント値が設定値に到達するまでに要する時間tを計測する。そして、CPU37は、カウント値が設定値に到達するまでに要する時間tを計測すると、その時間tに係数 α (α は、内部クロックから外部クロックに切り替える際の待ち時間を調整する係数)を乗算して、クロック切替時間 αt を計算する。

【0035】そして、CPU37は、現在時刻がクロック切替時間 αt になると、クロック源切替レジスタ27の格納値を操作して、クロック源を内部クロックから外部クロックに切り替える処理を実行する。これにより、クロック源が内部クロックから外部クロックに切り替えられ、上記実施の形態1と同様の効果を奏することができる。

【0036】

【発明の効果】以上のように、この発明によれば、調整手段により調整された第2の分圧電圧と基準電圧を比較し、その第2の分圧電圧が基準電圧を上回ると、マイクロコンピュータのクロック源を内部クロックから外部クロックに切り替えるように構成したので、マイクロコンピュータの応用回路毎に設計変更することなく、マイクロコンピュータを確実にリセットしてから動作を開始させることができる効果がある。

【0037】この発明によれば、切替手段がマイクロコンピュータのクロック源を内部クロックから外部クロックに切り替えると、初期化手段のリセット動作を無効にして、調整手段により調整された第2の分圧電圧が基準電圧を下回るときマイクロコンピュータをリセットするように構成したので、外部クロックの供給を受けて動作していても、電源電圧低下時のマイクロコンピュータの暴走を防止することができる効果がある。

【0038】この発明によれば、第2の分圧電圧が基準電圧を上回ると、マイクロコンピュータのリセットを解除するように構成したので、マイクロコンピュータの動作を再開させることができる効果がある。

【0039】この発明によれば、計数手段のカウント値が設定値に到達するまでに要する時間を計測して、その時間からクロック切替時間を計算し、そのクロック切替時間になるとマイクロコンピュータのクロック源を内部クロックから外部クロックに切り替えるように構成したので、マイクロコンピュータの応用回路毎に設計変更することなく、マイクロコンピュータを確実にリセットしてから動作を開始させることができる効果がある。

【図面の簡単な説明】

【図1】 この発明の実施の形態1によるマイクロコンピュータのリセット装置を示す構成図である。

【図2】 各種信号の変化を示すタイムチャートである。

【図3】 この発明の実施の形態2によるマイクロコンピュータのリセット装置を示す構成図である。

【図4】 この発明の実施の形態3によるマイクロコンピュータのリセット装置を示す構成図である。

【図5】 従来のマイクロコンピュータのリセット装置を示す構成図である。

【図6】 各種信号の変化を示すタイムチャートである。

【図7】 各種信号の変化を示すタイムチャートである。

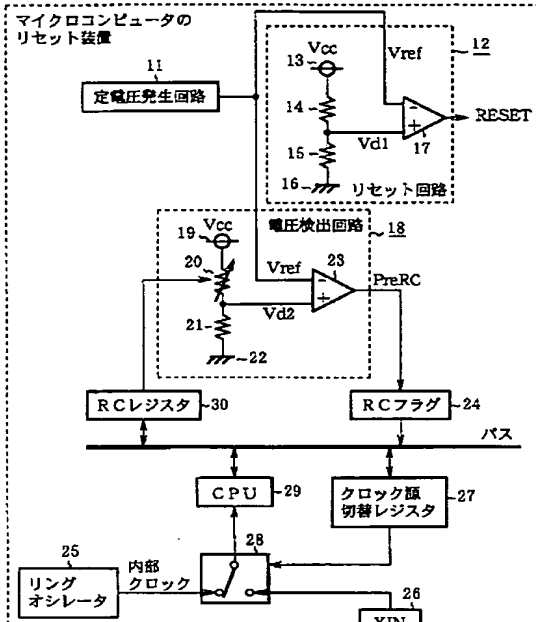
【図8】 従来のマイクロコンピュータのリセット装置を示す構成図である。

【図9】 各種信号の変化を示すタイムチャートである。

【符号の説明】

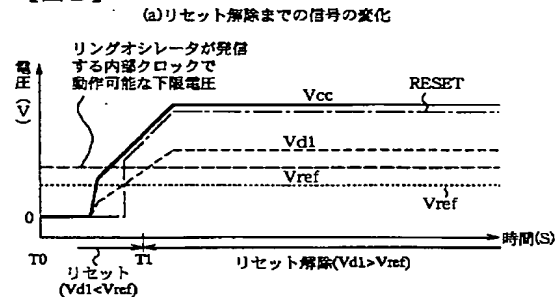
11 定電圧発生回路(初期化手段)、12 リセット回路(初期化手段)、18 電圧検出回路(切替手段)、20 可変抵抗(調整手段)、28 セレクタ(切替手段)、29、37 CPU(調整手段、切替手段)、31 CPU(調整手段、切替手段、リセット手段)、33 セレクタ(リセット手段)、35 論理回路(計数手段)、36 タイマ(計数手段)。

【図1】

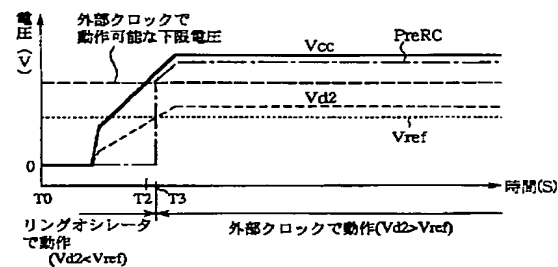


- 11: 定電圧発生回路 (初期化手段)
 12: リセット回路 (初期化手段)
 18: 電圧検出回路 (切替手段)
 20: 可変抵抗 (調整手段)
 28: セレクト (切替手段)
 29: CPU (調整手段、切替手段)

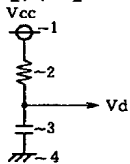
【図2】



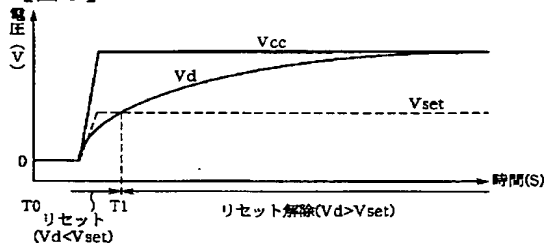
(b) リセット解除以降の信号の変化



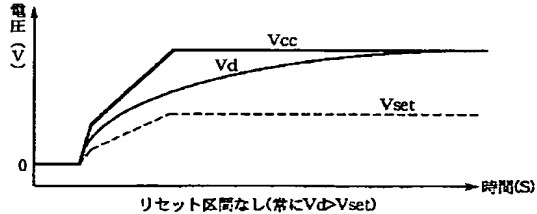
【図5】



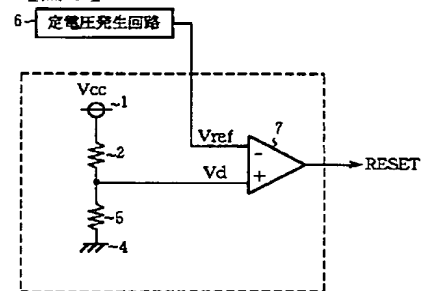
【図6】



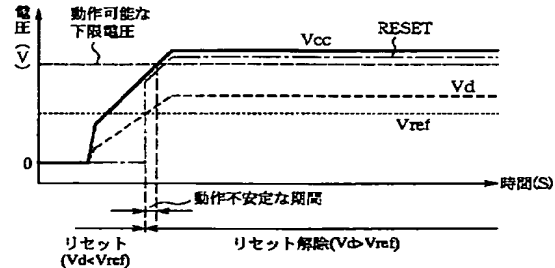
【図7】



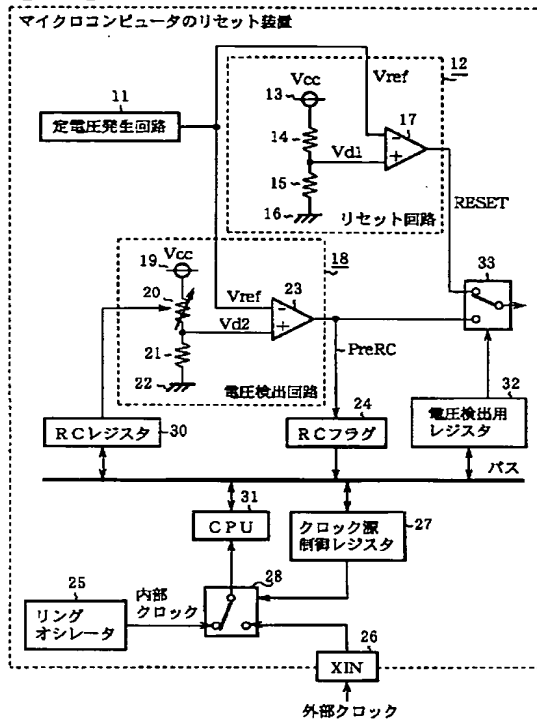
【図8】



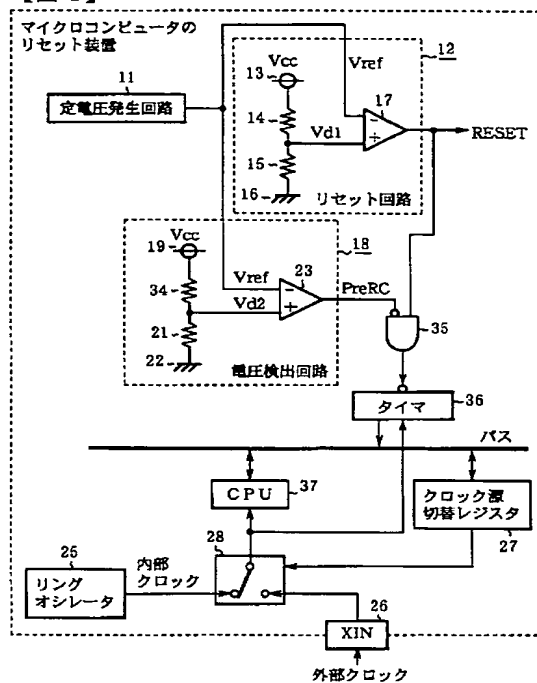
【図9】



【図3】



【図4】



フロントページの続き

Fターム(参考) 5B054 AA01 BB01 CC01 DD25
5B062 DD06 HH01 HH08
5B079 BA02 BB04 BC05 DD02